SİSTEMLERDE ÇEŞİTLİ ÖZELLİKLER

1) Belleklilik

Sistemin belirli bir andaki çıkışı yalnız o anki giriş değerine bağlı ise sistem belleksizdir. Daha önceki veya sonraki bir giriş değerine bağımlıysa belleklidir.

Örnekler:

$y(t) = 2x(t) + 5$ Belleksiz.

$y[n] = x[n] + 4x[n-1]$ Bellekli.

$y[n] = x[n+1] - x[n]$ Bellekli.

$y(t) = e^{2(t-1)}x(t)$ Belleksiz, önemli olan x ve y içindeki zaman.

$y[n-1] = x[n-1] + (n-5)^2$ Belleksiz, $n-1$ anındaki çıkış yine $n-1$ anındaki girişe bağımlı.

$y[n] = x[n] - x[0]$ Bellekli.

$y(t) = \int_{\tau=-\infty}^{t} x(\tau)d\tau$ Tüm geçmiş giriş değerlerine bağımlı. Bellekli.

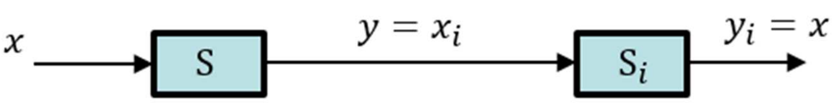
$y(t) = \frac{dx(t)}{dt} = \lim_{\epsilon\to 0} \frac{x(t)-x(t-\epsilon)}{\epsilon}$ Bellekli.

2) Tersine Çevrilebilirlik

Her farklı giriş sinyali için sistem farklı bir çıkış sinyali veriyorsa, yani çıkış sinyaline bakarak giriş sinyalinin ne olduğu anlaşılabilirse, sistem tersine çevrilebilir; aksi halde tersine çevrilemez.

Dikkat: Sinyal denince fonksiyonun tamamı, tüm zamanlardaki hali anlaşılır. Sinyal değeri denince ise belirli bir andaki değeri anlaşılır. Yani bir anlık değeri bile farklı sinyal, farklı bir sinyaldir.

Tanım: Tersine çevrilebilir bir sistemin çıkışını giriş olarak aldığında, onun girişini de çıkış olarak veren sisteme o ilk sistemin tersi sistem denir. Yani S_i sisteminin, S sisteminin tersi olduğu kabul edilirse:



Örnekler:

$y(t) = 2x(t) + 5 \quad \rightarrow \quad x(t) = \frac{y(t)-5}{2}$ Tersine çevrilebilir. Tersi sistem: $y_i(t) = \frac{x_i(t)-5}{2}$

$y[n] = (x[n])^2 \quad \rightarrow \quad x[n] = \mp\sqrt{y[n]}$ Artı mı eksi mi ayırt edilemiyor. Tersine çevrilemez. Ancak, mesela geçerli girişlerin eksi olamayacağı bilgisi varsa tersine çevrilebilir kabul edilebilir.

Dikkat: Tersine çevrilebilir sistemin tersi tersine çevrilemez olabilir.

Örneğin integratör: $y(t) = \int_{\tau=-\infty}^{t} x(\tau)d\tau \quad \rightarrow \quad x(t) = \frac{dy(t)}{dt}$ Tersine çevrilebilir.

Tersi türev alıcı $y_i(t) = \frac{dx_i(t)}{dt}$

Fakat $y_i(t) = \frac{dx_i(t)}{dt}$ sistemi tersine çevrilemez, çünkü bir sabit kadar farklı giriş de aynı çıkışı verir. Ancak o sabit hakkında da ek bir bilgi varsa tersine çevrilebilir sayılabilir.

3) Nedensellik

Sistemin anlık çıkış değerleri gelecekteki herhangi bir giriş değerine bağlı değilse sistem nedenseldir, bağlıysa nedensel değildir.

Dikkat: Bütün belleksiz sistemler nedenseldir. Bunun dışında burada anlatılan sistem özellikleri birbirinden tamamen bağımsız özellikleridir; hiç biri bir diğerini gerektirmez.

Örnekler:

$y(t) = 2x(t) + 5$	Nedensel.
$y[n] = x[n] - x[n-1]$	Nedensel.
$y[n] = x[n+1] - x[n]$	Nedensel değil.
$y[n-1] = x[n] + x[n-1]$	Nedensel değil.
$y(t) = e^{2(t+1)}x(t)$	Nedensel, x ve y içindeki zaman önemli.
$y[n] = x[n] - x[0]$	Nedensel değil. Ancak yalnız $n \geq 0$ zamanlarında çalışıldığı biliniyorsa nedensel sayılabilir.
$y(t) = \int\limits_{\tau=-\infty}^{t} x(\tau)d\tau$	Nedensel.
$y(t) = \int\limits_{\tau=0}^{t} x(\tau)d\tau$	Nedensel değil. Ancak yalnız $t \geq 0$ zamanlarında çalışıldığı biliniyorsa nedensel sayılabilir. (Ayrık zamanlıdaki toplam sistemi için de durum benzerdir.)
$y(t) = \frac{dx(t)}{dt} = \lim\limits_{\epsilon \to 0^+} \frac{x(t+\epsilon)-x(t)}{\epsilon}$	Sağdan türev alıcı nedensel değildir.
$y(t) = \frac{dx(t)}{dt} = \lim\limits_{\epsilon \to 0^+} \frac{x(t)-x(t-\epsilon)}{\epsilon}$	Soldan türev alıcı nedenseldir.

Sağdan ve soldan türevlerin eşit olduğu biliniyorsa (elektromanyetik denklemlerindeki gibi) hem nedenseldir hem de tersi zamanda nedenseldir.

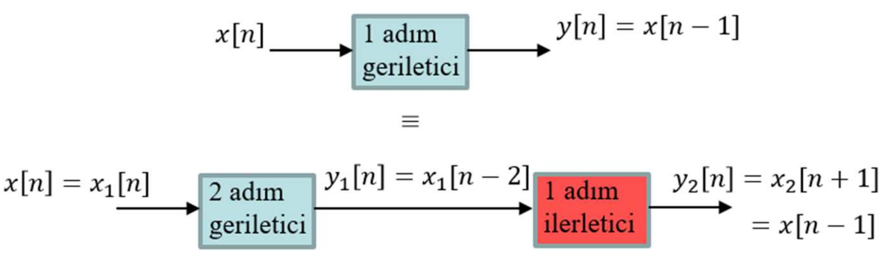
Soru:

Gerçekten nedensel olmayan bir sistem örneği bulabilir misiniz? Varsa eğer bu sistem insan kontrolünde olabiliyor mu?

Dikkat:

Nedensel olmayan sistemlerle bazı kabuller altında (tahminlerin veya planların gerçekleşeceği, veya zamanın gerçek zamandan farklı kabul edilmesi gibi) karşılaşabilmekteyiz.

Bazen de bütünü nedensel olan bir sistemin blok şeması, tek başına gerçekleştiremeyeceğimiz nedensel olmayan bir alt sistem içerecek şekilde çizilebilir. Mesela

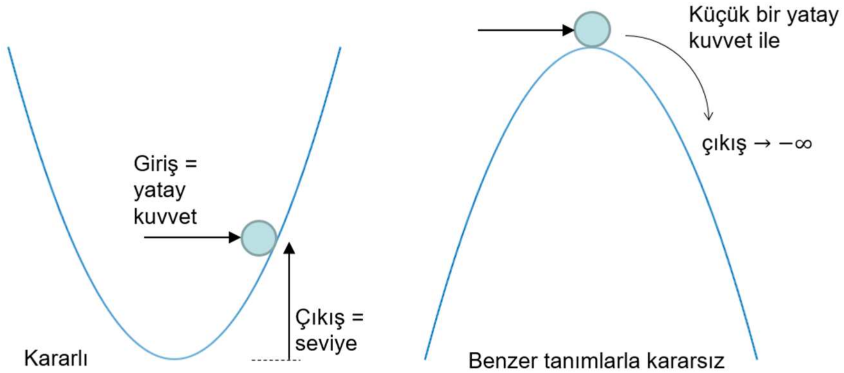


Tahminlerin gerçekleşeceği varsayımına göre 1 yıl sonraki döviz kuruna göre yatırım yapılması, uygun giriş ve çıkış tanımlarıyla nedensel olmayan bir sistem gibi düşünülebilir. Sınav takvimine göre oluşturduğu plana göre bir öğrencinin çalışması da uygun giriş ve çıkış tanımlarıyla nedensel olmayan bir sistem gibi düşünülebilir. Kayıttaki bir ses veya video üzerinde işlem yapılırken zamanı gerçek zamandan farklı kabul ederek de nedensel olmayan bir sistem uygulandığı düşünülebilir. Ancak bunların hiç biri mutlak anlamda nedensel olmayan değildir.

4) Kararlılık

Her sınırlı giriş sinyali için sistem çıkışı sınırlı kalıyorsa sistem kararlıdır; aksi halde, yani çıkışı sınırlanamaz yapan tek bir sınırlı giriş sinyali bile mevcutsa sistem kararsızdır.

Örnekler: İlk iki örnekteki vadi ve tepenin eğrileri paraboliktir, yani eğim iki taraftan sonsuza gitmektedir.

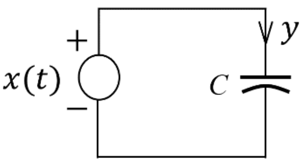


$y[n] = n \cdot x[n]$ Kararsız, çünkü n sınırlanamaz biçimde artar, $x[n]$ sabit olsa bile $y[n]$ sınırsızca artıyor.

$y[n] = x[n] - x[n-1]$ Kararlı, çünkü $x[n]$ sınırlıysa $x[n-1]$ de sınırlı, farkları da sınırlıdır.

$$y(t) = \int_{\tau=-\infty}^{t} x(\tau)d\tau$$

Mesela sınırlı giriş $x(t) = u(t)$ olsa $y(t) = \int_{\tau=-\infty}^{t} u(\tau)d\tau = t \cdot u(t)$ olur ve bu sınırsızdır. Yani sistem kararsızdır.



$$y(t) = C\frac{dx(t)}{dt}$$

Mesela sınırlı giriş $x(t) = Eu(t)$ olsa $y(t) = CE\delta(t)$ olur ki bu $t = 0$ anında sonsuzdur. Yani sistem kararsızdır.

Bu sistem bir türev alıcıdır. İntegral alıcı gibi türev alıcı da kararsızdır.

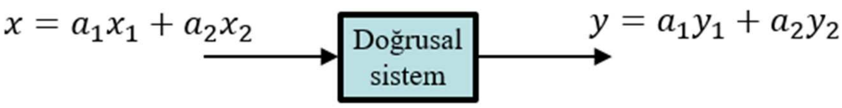
$$y[n] = \sum_{k=-\infty}^{n} x[k]$$

Mesela sınırlı giriş $x[n] = u[n]$ olsa $y[n] = \sum_{k=-\infty}^{n} u[k] = (n+1)u[n]$ olur ki bu sınırsızdır. Yani sistem kararsızdır.

Kararlılık ve kararsızlık, "lokal"(belirli bir çalışma bölgesi civarında) veya "global" (her durumda) veya dereceli olarak da ifade edilebilir. Mesela yürümekteki denge sistemi lokal olarak kararsızdır. Sınırlı bir bozucu etkiyle devrilebiliriz. Ama devrilince yerde dengeye geliriz. Ayrıca buz üstünde, normal sürtünmeli zemindekine göre daha kararsızdır.

5) Doğrusallık

Her keyfi x_1 ve x_2 giriş sinyalleri için çıkışlara sırasıyla y_1 ve y_2 dersek, her keyfi a_1 ve a_2 sabit katsayılarıyla girişlerin doğrusal bileşimi sisteme giriş olarak verildiğinde, tek tek çıkışların aynı katsayılarla doğrusal bileşimi çıkış olarak alınıyorsa sistem doğrusaldır, çıkış farklı olabiliyorsa sistem doğrusal değildir.



Mesela un alırken, az da alsak çok da alsak kilosu 2 lira ise, "fiyat, miktara göre doğrusaldır". Ama alım başına 5 lira da nakliye maliyeti varsa "maliyet, fiyata göre doğrusal değildir".

Bir sistemin doğrusallığını araştırırken her keyfi a_1 ve a_2 sabit katsayıları ve her keyfi x_1 ve x_2 girişleri için şu ikisini karşılaştırmamız gerekir: "Bileşke giriş için çıkış" ve "tek tek çıkışların bileşkesi". Bunlar eşit iseler sistem doğrusaldır, farklı iseler sistem doğrusal değildir.

Örnek: $y[n] = 2x[n] + 5$

$x[n] = a_1x_1[n] + a_2x_2[n]$ girişi için çıkış $= 2(a_1x_1[n] + a_2x_2[n]) + 5$

$\neq$

Tek tek çıkışların bileşkesi $a_1y_1[n] + a_2y_2[n] = a_1(2x_1[n] + 5\ ) + a_2(2x_2[n] + 5\ )$

Bu ikisi eşit olmadığı için bu sistem doğrusal değildir.

Örnek: $y(t) = t^2x(t) - x(0)$

$x(t) = a_1x_1(t) + a_2x_2(t)$ girişi için çıkış $= t^2(a_1x_1(t) + a_2x_2(t)) - (a_1x_1(0) + a_2x_2(0))$

$=$

Tek tek çıkışların bileşkesi $a_1y_1(t) + a_2y_2(t) = a_1(t^2x_1(t) - x_1(0)\ ) + a_2(t^2x_2(t) - x_2(0)\ )$

Bu ikisi eşit olduğu için bu sistem doğrusaldır.

Dikkat: İlk örnekte doğrusallığı bozan şey 5 teriminin zamana göre sabit olması değil, girişe göre doğrusal olmamasıdır. İkinci örnekte zamana göre sabit ama girişe göre doğrusal $x(0)$ terimi doğrusallığı bozmadı.

Dikkat: Zamana göre doğrusal olmayan katsayılar girişe göre doğrusallığı bozmaz.

Dikkat: Giriş çıkış ilişkisindeki toplam terimlerinin her biri girişe göre doğrusal ise sistem doğrusaldır.

Örnek: $$y(t) = e^{-t}\frac{d^3x(t)}{dt^3} + \frac{\sin t}{1+t^2}\int_{\tau=0}^{t}\tau^3x(\tau)d\tau$$ Doğrusaldır.

Belirli ve belirsiz integraller veya toplamlar, kaçıncı mertebeden olursa olsun türevler, zamana göre sabit ötelemeler doğrusallığı bozmaz.

Örnek: $$y(t) = e^{-t}\frac{d^3x(t)}{dt^3} + \frac{\sin t}{1+t^2}\int_{\tau=0}^{t}\tau^3x(\tau)d\tau$$ Doğrusal.

Örnek: $$y[n] = \sum_{k=-\infty}^{n}(k^2 + \cos n)x[n-k]$$ Doğrusal.

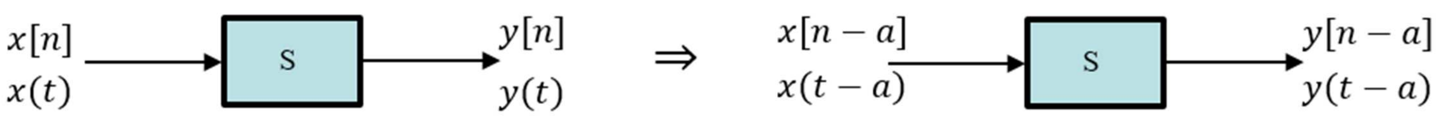
Örnek: $y[n] = (x[n])^2$ Doğrusal değil.

<u>Ödev:</u> $y(t) = \Re e\{x(t)\}$ sistemi doğrusal mıdır?

Dikkat: Doğrusal sistemlerin girişine sıfır sinyal uygulanırsa çıkış da sıfır sinyal olur. Ama çıkışı sıfır sinyal ise girişi sıfır sinyal olmayabilir.

6) Zamanla Değişmezlik

Girişi zamanda bir miktar öteleyerek uyguladığımızda, çıkışı da aynı miktar ötelenmiş olarak alıyorsak "sistem zamanla değişmez" veya "zamanla değişmeyen sistem" deriz. Bundan farklı bir çıkış alınabiliyorsa "sistem zamanla değişir" veya "zamanla değişen sistem" deriz. Şekille gösterirsek, zamanla değişmeyen sistemlerde:



Mesela müzik çalar sistemlerin girişini on/off sinyali, çıkışını da ses sinyali olarak düşünelim. Bu sistem, teyp veya mp3 çalar gibi kayıttan çalan bir cihaz ise, on/off sinyalini bir dakika geç uygularsak, aynı müziği bir dakika gecikmeyle alırız, çünkü zamanla değişmeyen sistemdir. Ama müzik çalarımız radyo gibi bir canlı yayın alıcısı ise, on/off sinyalini bir dakika geç uygularsak, bir dakikalık müziği kaçırmış oluruz. Aynen öteleme olmadığı için bu zamanla değişen sistemdir.

Bir sistemin zamanla değişmezliğini araştırırken her keyfi a zaman ötelemesi için şu ikisini karşılaştırmamız gerekir: "Ötelenmiş giriş için çıkış" ve "çıkışın ötelenmişi". Bunlar eşit iseler sistem zamanla değişmeyendir, farklı iseler sistem zamanla değişendir. Kabaca birincisinde yalnız x içindeki zamanı ötelerken, ikincisinde tüm zamanları öteliyoruz, ama bu her zaman o kadar kolay görülmeyebilir.

Örnek: $y[n] = n \cdot x[n]$

$x[n-a]$ için çıkış $= n \cdot x[n-a]$

Ötelenmiş çıkış $y[n-a] = (n-a) \cdot x[n-a]$ $\neq$ Eşit olmadığından sistem zamanla değişendir.

Örnek: $y(t) = \big(x(t)\big)^2 + x(t-3)$

$x(t-a)$ için çıkış $= (x(t-a))^2 + x(t-a-3)$

Ötelenmiş çıkış $y(t-a) = \big(x(t-a)\big)^2 + x(t-a-3)$ $=$ Eşit olduğundan sistem zamanla değişmez.

Örnek: $y[n] = x[0]$

$x[n-a]$ için çıkışı kolayca göremeyenler için $v[n] = x[n-a]$ dersek, bunun çıkışı $v[0] = x[-a]$ olur.

Ötelenmiş çıkış ise $y[n-a] = x[0]$ (sabitin ötelenmişi aynı sabit)Eşit olmadığından sistem zamanla değişendir.

Örnek: $y(t) = \int\limits_{\tau=-\infty}^{t} x(\tau)d\tau$

$x(t-a)$ girişi için çıkış $= \int\limits_{\tau=-\infty}^{t} x(\tau-a)d\tau$. Ötelenmiş çıkış ise $y(t-a) = \int\limits_{\tau=-\infty}^{t-a} x(\tau)d\tau$

Birincisinde $p = \tau - a$ dönüşümü yaparsak, $x(\tau - a) = x(p)$ ve $d\tau = dp$ olur. Alt sınır $p = -\infty$, üst sınır $p = t - a$ olur. Böylece ikinci ifadenin aynısı, sadece integral değişkeni τ yerine p yazılmışı olur. Bunlar eşit olduğundan sistem zamanla değişmeyendir.

Örnek: $y(t) = \int\limits_{\tau=0}^{t} x(\tau)d\tau$

$x(t-a)$ girişi için çıkış $y(t) = \int\limits_{\tau=0}^{t} x(\tau-a)d\tau$ Ötelenmiş çıkış ise $y(t-a) = \int\limits_{\tau=0}^{t-a} x(\tau)d\tau$

Birincisinde $p = \tau - a$ dönüşümü yaparsak, $x(\tau - a) = x(p)$ ve $dp = d\tau$ olur. Alt sınır $p = -a$, üst sınır $p = t - a$ olur. Böylece ikinci ifadede alt sınır hariç aynısı sadece integral değişkeni τ yerine p yazılmışı olur. Alt sınır ise ikincisinden farklı olduğu için bunlar eşit değildir, yani sistem zamanla değişendir.

Son iki örneğin ayrık zaman versiyonu, integral yerine toplam geldiğinde de benzer özellikte olur.

Örnek: $y[n] = x[n] + x[n-2] - x[n-5]$ Zamanla değişmez.

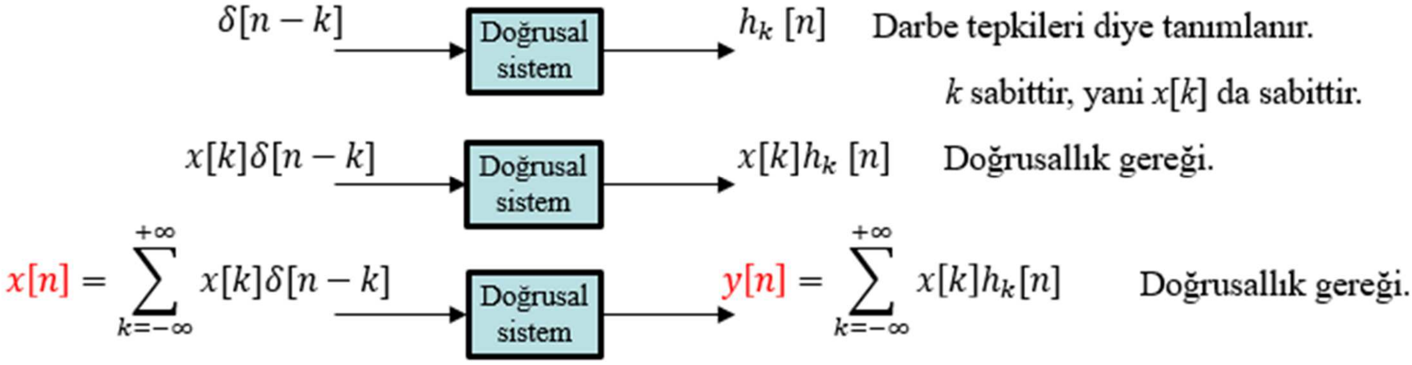
Örnek: $y(t) = \frac{d^2x(t-2)}{dt^2}$ Zamanla değişmez.

Örnek: $y(t) = e^{-t}x(t)$ Zamanla değişir.

Kısaltma: Doğrusallık ve zamanla değişmezlik tamamen bağımsız özelliklerdir; fakat hem doğrusal hem zamanla değişmez sistemler bu derste çok büyük yer tutacağı için "DZD" kısaltmasını "*doğrusal ve zamanla değişmez*" anlamında kullanacağız.

DOĞRUSAL ZAMANLA DEĞİŞEN SİSTEMLER

Ayrık Zamanlı

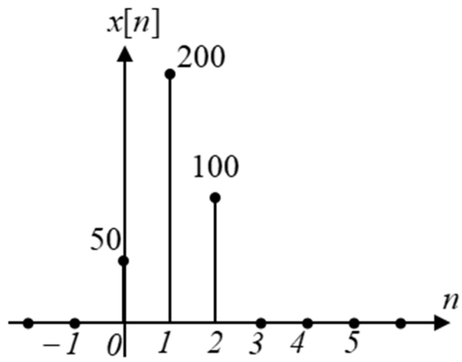


Son adımda $-\infty$’dan $+\infty$’a kadarki tüm k sabitleri için bir önceki adımda elde edilenlerin toplamı her iki tarafta da benzer şekilde alınmaktadır. Sol taraftaki ifade, bir sinyalin darbeler toplamı olarak ifadesidir, yani $x[n]$ ’dir. Buna karşılık gelen çıkışa da $y[n]$ dediğimizden, doğrusal zamanla değişen sistemler için çıkış şöyle bulunur:

$$y[n] = \sum_{k=-\infty}^{+\infty} x[k]\, h_k[n]$$

Örnek: Alışveriş sistemi kalıbını şöyle tanımlayalım: n ay numarası, giriş n. ayda teslim alınanların peşin fiyat üzerinden tutarı, çıkış da ödeme planı (n. ay taksidi) olsun.

Bir mağazanın bu tanımlarla uyguladığı taksitli alışveriş sistemi de şöyle olsun: Mağaza normal zamanlarda alınanların peşin tutarının %20 fazlasını (vade farkı veya faiz ile) 2 ay sonra başlayan 4 eşit taksitle ödetiyor. $n = 1$. ayda uyguladığı bir kampanya ile, o ayda alınanların peşin tutarının, vade farksız %10’unu peşin, %20’sini 1 ay sonra, %30’unu 2 ay sonra, kalanını da 3 ay sonra ödetiyor. Bu sisteme göre alışveriş yapan bir müşterinin alımları yandaki $x[n]$ grafiği ile verilmiştir. Bu müşterinin ödeme planını çiziniz.



Çözüm: Öncelikle sistemin doğrusal olduğunu söyleyebiliriz. Çünkü az veya çok alıma göre değişen bir taksitlendirme yoktur. Taksitlendirme, alım zamanına göre değişmektedir. Bu yüzden doğrusal zamanla değişen sistemdir. Yani yukarıdaki formülü kullanabiliriz. Yalnızca $x[k] \neq 0$ olan k durumlarını yazınca toplam:

$$y[n] = \sum_{k=-\infty}^{+\infty} x[k]h_k[n] = x[0]h_0[n] + x[1]h_1[n] + x[2]h_2[n]$$

Burada $h_0[n]$’in tanımı, $\delta[n]$ girişi için çıkış (ödeme planı) idi. Tanıma göre girişin $\delta[n]$ olmasının anlamı ise müşterinin yalnız $n = 0$. ayda 1 birimlik alım yapmasıdır; çünkü $\delta[0] = 1$ ve diğer n anlarında $\delta[n] = 0$’dır. Yani $h_0[n]$’in anlamı, yalnız $n = 0$. ayda 1 birimlik alım yapan bir müşterinin ödeme planıdır. 0. ay kampanya ayı olmadığı için 1 birimin %20 fazlası, 2 ay sonra (2. ay) başlayan 4 eşit (1,2/4 = 0,3) taksitten ibarettir. Büyük şekil grubunda sol üstte çizilmiştir.

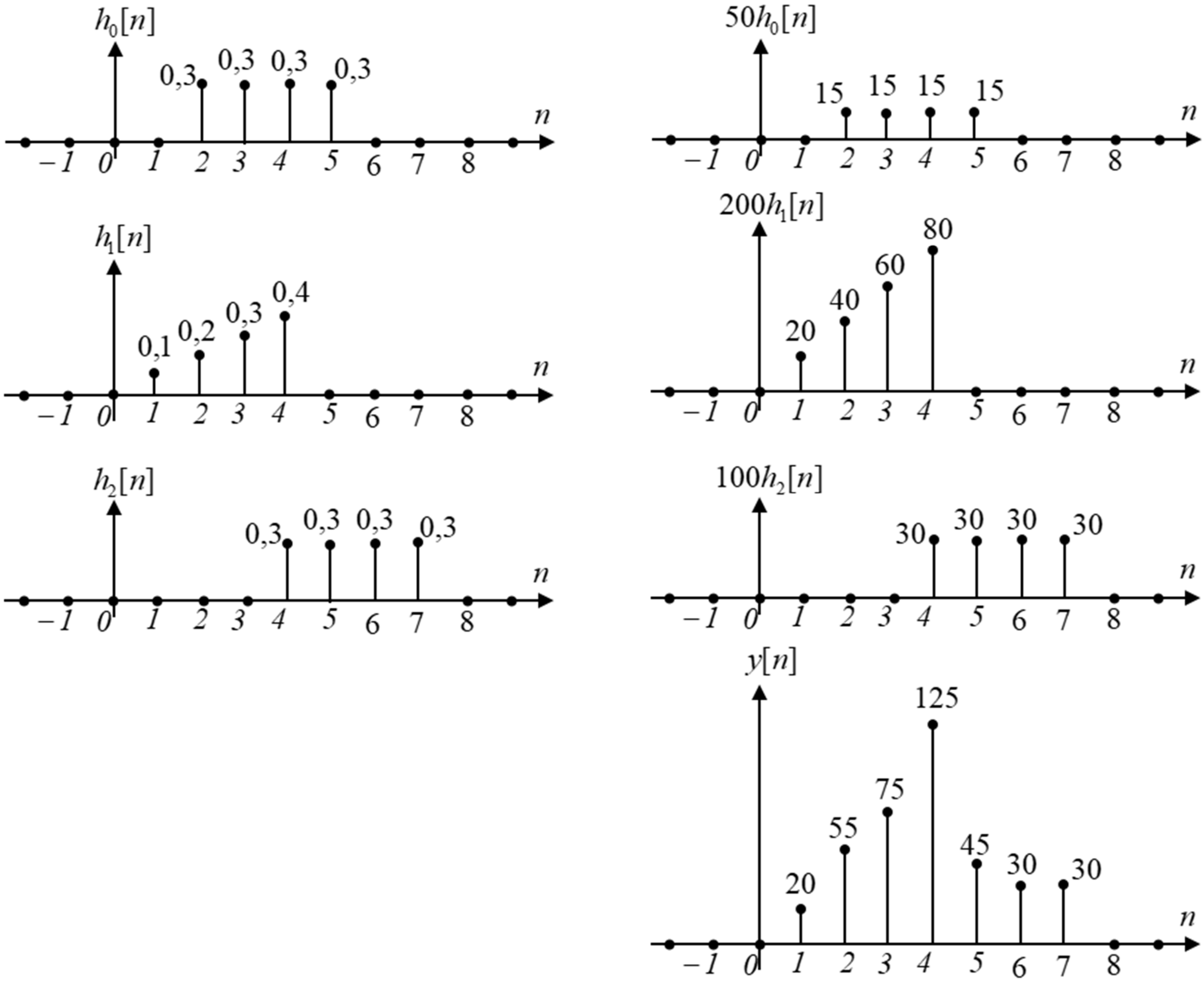
$h_1[n]$’in tanımı $\delta[n-1]$ girişi için çıkıştır (ödeme planı). Girişin $\delta[n-1]$ olmasının anlamı ise müşterinin yalnız $n = 1$. ayda 1 birimlik alım yapmasıdır; çünkü $\delta[1-1] = 1$ ve diğer n anlarında $\delta[n-1] = 0$’dır. Yani $h_1[n]$’in anlamı, yalnız $n = 1$. ayda 1 birimlik alım yapan bir müşterinin ödeme planıdır. 1. ay kampanya ayı olduğu için, peşinat (1. ay ödemesi) 0,1 , sonraki ay 0,2 , sonraki ay 0,3 ve sonraki ay 0,4 taksitlerinden ibarettir. Büyük şekil grubunda sol ortada çizilmiştir.

$h_2[n]$’in tanımı $\delta[n-2]$ girişi için çıkıştır (ödeme planı). Girişin $\delta[n-2]$ olmasının anlamı ise müşterinin yalnız $n = 2$. ayda 1 birimlik alım yapmasıdır; çünkü $\delta[2-2] = 1$ ve diğer n anlarında $\delta[n-2] = 0$’dır. Yani

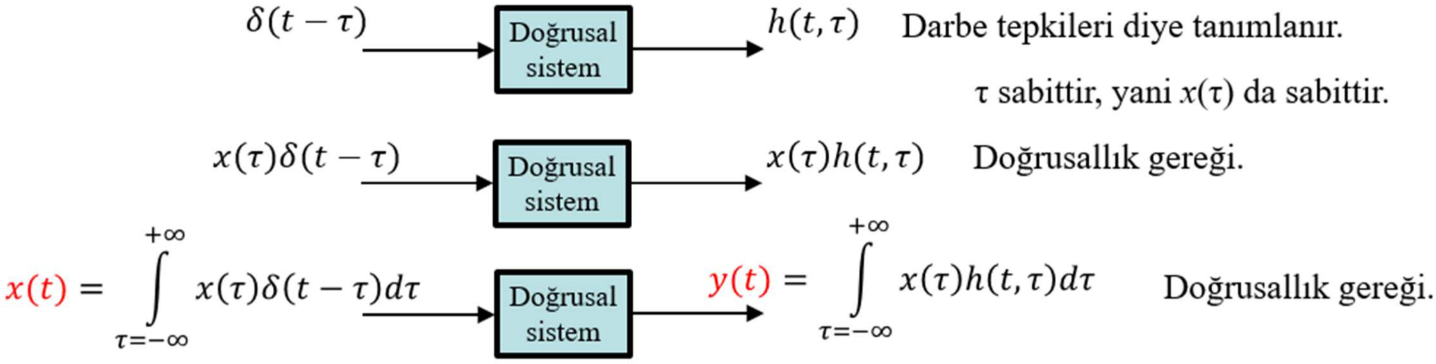
$h_2[n]$'in anlamı, yalnız $n = 2$. ayda 1 birimlik alım yapan bir müşterinin ödeme planıdır. 2. ay kampanya ayı olmadığı için 1 birimin %20 fazlası, 2 ay sonra (4. ay) başlayan 4 eşit (1,2/4 = 0,3) taksitten ibarettir. Büyük şekil grubunda sol altta çizilmiştir. Son $y[n]$ ifadesinde x değerleri yerine yazılırsa:

$$y[n] = 50h_0[n] + 200h_1[n] + 100h_2[n]$$

Her bir toplam terimi büyük şekilde sırasıyla sağda çizilmiş ve en altta bunların toplamı, yani müşterinin ödeme planı çizilmiştir.



Sürekli Zamanlı



Son adımda $-\infty$'dan $+\infty$'a kadar sonsuz küçük $d\tau$ adımlarla tüm τ sabitleri için bir önceki adımla elde edilenlerin $d\tau$ ile çarpımlarının toplamı, yani integrali her iki tarafta da benzer şekilde alınmaktadır. Sol taraftaki ifade, bir sinyalin darbe integrali olarak ifadesidir, yani $x(t)$ 'dir. Buna karşılık gelen çıkışa da $y(t)$ dediğimizden, doğrusal zamanla değişen sistemler için çıkış, şeklin en sonunda gösterildiği gibi bulunur.